

Composants numériques programmables

MOTS CLEFS : FPGA, EPLD, Altera

OBJECTIFS :

L'objectif de ce TP est de donner les moyens de base nécessaires au développement de systèmes numériques à partir de circuits de type FPGA.

Dans un premier temps, l'architecture de ces composants est abordée afin de mettre en évidence les caractéristiques des différentes familles de composants numériques programmables.

Quelques exemples d'application sont ensuite réalisés à partir de cartes de développement Altera.

ILLUSTRATION TP :

Systèmes combinatoires et séquentiels élémentaires (compteurs, etc ...)

Machines d'état -> pilotage d'un écran VGA à partir d'un FPGA

Filtres numériques -> réalisation d'un filtre à réponse impulsionnelle finie (FIR)

Matériels/Techniques utilisés :

Cartes de développement Altera et logiciel MAX+PlusII

Durée du stage : 16 heures

Niveau : 2^{ème} année de cycle ingénieur

Taux d'encadrement : 8 binômes par groupe.

Formations utilisatrices : Ingénieurs ISEN, Ingénieurs Ecole Centrale de Lille, Maîtrise EEA.

Mise en œuvre : Nour-Eddine BOURZGUI, Jean-Marc CAPRON

Contact : Jean-Marc CAPRON

- **TEL.** : 03.20.30.40.44

- **E MAIL** : jean-marc.capron@isen.fr