

## TRAVAUX PRATIQUES :

### Conception VHDL sur circuits programmables

**Enseignant responsable :** Laurent Fesquet  
**Autres enseignants :** Lorena Anghel, Etienne Gheeraert, Stephane Mancini

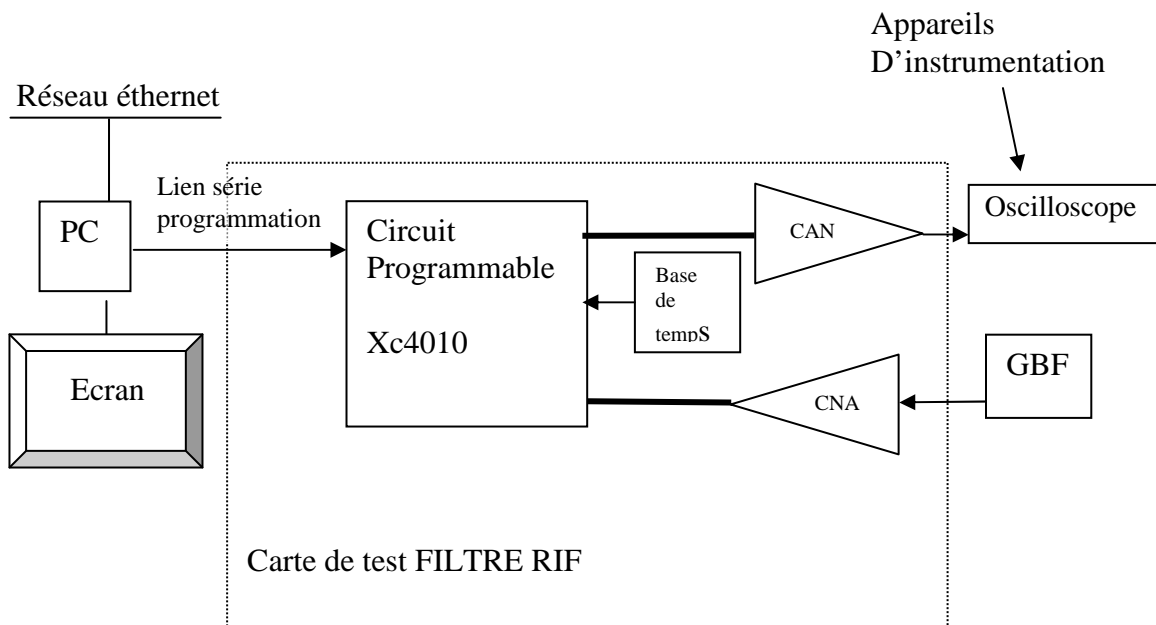
**Objectifs du TP :**

Travailler sur la mise en œuvre, la simulation et le test d'une architecture logique décrite en langage VHDL .  
Le test de l'application (filtre numérique RIF) a lieu sur une carte dédiée munie d'un circuit programmable et de circuits de conversion CAN et CNA 8 bits, en utilisant des appareils d'instrumentation.

**Techniques / Logiciels utilisés :**

La chaîne de conception permettant la description, les simulations fonctionnelles et temporelles ainsi que le placement-routage fait appel aux logiciels Exemplar, Modelsim, Alliance et Foundation.  
La carte de test comporte un circuit xc4010 de XILINX et des circuits CAN et CNA 8 bits.  
Les modules du Filtre sont décrits en langage VHDL.

**Schémas d'illustration :**



**Formations utilisatrices :**

- 2<sup>ème</sup> Année ENSERG (16 heures 4x4)
- 2<sup>ème</sup> Année Télécom - Option architecture des équipements (15 heures 5x3)
- 3<sup>ème</sup> Année EPUG - 3I (24 heures 6x4)