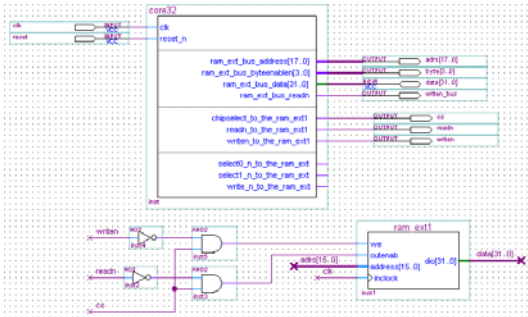
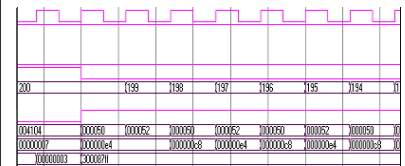


## Initiation à la conception des systèmes sur puce programmable

L'objectif de ce T.P est l'initiation aux méthodes de conception conjointes matérielle/logicielle de systèmes numériques sur puce programmable. Les aspects pris en compte sont la conception, la co-simulation, l'implantation sur FPGA et la mise au point.



```
bash
-----
Nios SDK paths set
Example nios software can be
found in
/usr/altera/excalibur/nios-sdk/examples
Try:
nios-build hello.c
nios-run hello.exe
Installed nios-sdk paths and aliases from /usr/altera/excalibur
niosdk=/usr/altera/excalibur/nios-sdk
[hash] ..examples/:
```



Conception de l'architecture matérielle  
À base de cœur de processeur NIOS

Écriture et compilation du code C

Co-simulation & suivi de  
l'activité du processeur

### Formation utilisatrice:

- DESS ISEE

Le logiciel utilisé est l'environnement de développement intégré  
QUARTUS/ Compilateur Gnu

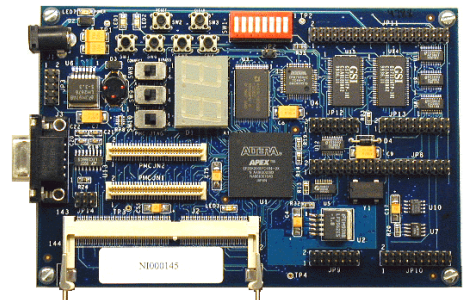
Le matériel utilisé est la maquette Altera EXCALIBUR

### Travail et acquisition de compétences

- Spécifications d'un système
- Utilisation d'IP ( cœur processeur ..)
- Conception VHDL
- Programmation en C
- Mise au point matériel/logiciel .
- Test vérification sur système d'évaluation

```
1 // ran interne 0x000000 0x0000FF
2 // ran externe 0x000000 0x0000FF
3 // ran externe 0x000000 0x0000FF
4 int sp, *q;
5 int T[10];
6 main()
7 {
8 int i;
9 p=(int *)0x080000;
10 q=(int *)0x080000;
11 // initialisation de la table ( ran interne )
12 for(i=0; i<10; i++)
13 T[i]=i;
14
15 //transfert entre ran interne et externe
16
17 for(i=0; i<10; i++)
18 *(p+i)=T[i];
19
20 // transfert de ran externe vers ran externe
21 for(i=0; i<10; i++)
22 *(q+i)=*(p+i);
23
24 while(1);
25 }
```

Mise au point



Implantation

### Enseignants:

Hassan RABAH  
Yves BERVILLER

Contact: [Hassan.Rabah@lien.uhp-nancy.fr](mailto:Hassan.Rabah@lien.uhp-nancy.fr)