

Pôle CNFM de Bordeaux

Simulation de circuits numériques

Objectifs :

- Mise en œuvre de l'environnement de simulation Cadence Verilog
- Electronique numérique

Matériels :

- Stations de travail SUN
- Environnement CADENCE : COMPOSER VERILOG

Formations :

- Université Bordeaux 1 UFR Physique IUP GEII 2^{ème} année ---21heures

Formateurs :

R. DEVREESE IE ENSEIRB

Contact : devreese@ixl.u-bordeaux.fr