

# Enseigner la conception de circuits CMOS en utilisant les technologies nanométriques avec Microwind

Etienne SICARD, Sonia BEN DHIA  
 INSA/DGEI - Université de Toulouse  
 31077 Toulouse - France  
[Etienne.sicard@insa-toulouse.fr](mailto:Etienne.sicard@insa-toulouse.fr)  
[sonia.bendhia@insa-toulouse.fr](mailto:sonia.bendhia@insa-toulouse.fr)  
<http://www.microwind.org>

Syed Mahfuzul Aziz  
 School of Electrical & Information Engineering  
 University of South Australia  
 Mawson Lakes, SA 5095, Australia  
 e-mail: [mahfuz.aziz@unisa.edu.au](mailto:mahfuz.aziz@unisa.edu.au)

*Résumé*—Cet article décrit une expérience de pédagogie active appliquée à l'enseignement des bases de la conception de circuits intégrés au niveau des masques en utilisant principalement l'outil Microwind. L'évolution de l'outil dans le contexte des technologies nanométriques est aussi décrite. Une évaluation de l'enseignement réalisée dans trois établissements (INSA France, EMSE Gardanne, UniSA Australie) montre des niveaux élevés de satisfaction des étudiants. Lors des journées, une démonstration de l'outil Microwind sera proposée, avec la mise à disposition de la documentation pédagogique associée.

*Mots clé:* Conception de circuits intégrés, conception VLSI, technologies nanométriques, pédagogie active, formation continue

## I. Introduction

Les dernières années ont vu l'introduction des technologies de l'échelle nanométrique pour la production industrielle de circuits intégrés de hautes performances, ciblés sur des produits tels que les objets communicants, les ordinateurs portables ou encore l'électronique embarquée. Chaque génération technologique se traduit par des améliorations en termes de vitesse de commutation des fonctions élémentaires, du transport de l'information, et de la réduction de la consommation. Si les progrès de la technologie de circuits intégrés ont principalement servi le secteur industriel dans les années 80, on a assisté (Fig.1) à partir de 1995 à une évolution des applications de l'électronique vers les individus (PC, Internet, GSM, écrans plats, objets communicants 3G). Selon [1], les grands secteurs des 15 prochaines années seront orientés vers la société (Environnement, sécurité, médical, énergie..) avec un potentiel de croissance de l'électronique en général et de l'industrie du semi-conducteur en particulier.

Nous vivons en Europe, et notamment en France une profonde mutation de la « microélectronique ». L'évolution vers les technologies nanométriques s'est accompagnée d'un mouvement global de délocalisation de certains domaines d'ingénierie, d'une diminution des offres d'emploi des grands groupes (STM, Infineon, Atmel, NXP, Freescale), et d'une réduction de l'attractivité du domaine pour les jeunes ingénieurs. A l'opposée, l'attractivité des formations en Asie du Sud est, en Inde, au Maghreb et en Amérique du Sud pour la conception de circuits nanométriques ne cesse de croître.

En Europe, les formations très ciblées « microélectronique » ont progressivement migré vers « électronique », voire « systèmes embarqués », avec un contenu de plus en plus généraliste, avec une tendance à diminuer les heures de cours scientifiques, augmenter les contenus en sciences humaines, apprendre aux étudiants à apprendre [2] et favoriser les co-diplomation à spectre large : commerce, administration, international, système, innovation...

Nos étudiants ingénieurs se positionnent comme des apprenants à vie, devant s'adapter aux changements technologiques, aux évolutions rapides des concepts, des méthodologies. La résolution de problèmes, l'esprit critique, la recherche d'information, le travail en équipe sont autant de clés pour exploiter avec succès les potentialités d'un domaine en constante évolution tel que celui de la conception de circuits nanométriques. Notre rôle traditionnel d'éducateur consiste à s'assurer que les activités d'apprentissages facilitent le développement de connaissances pertinentes pour l'industrie. Le défi est de conduire de manière attractive et stimulante ces enseignements, dans un volume horaire faible, avec des contraintes de coûts sévères, et une banalisation des supports (salle de TP informatique typiquement).

Croissance

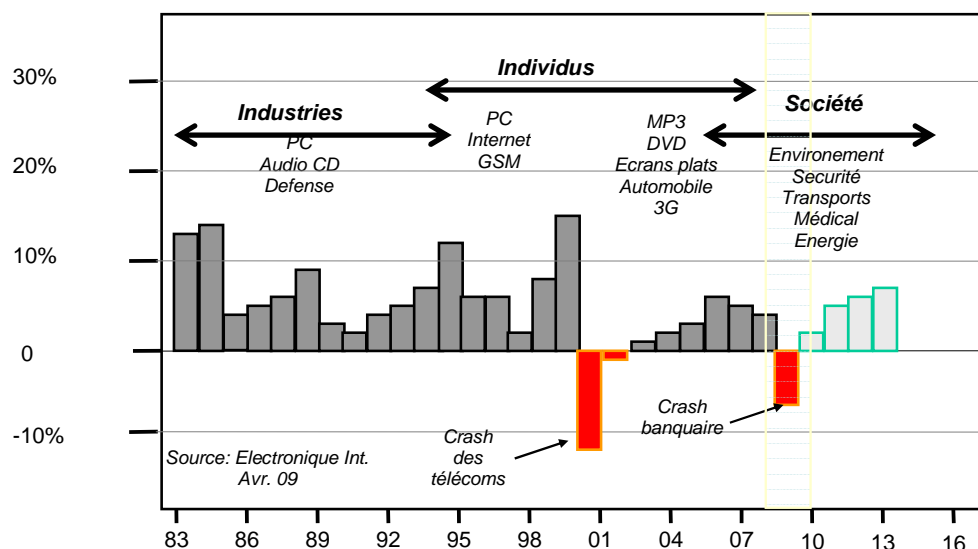


Fig. 1 : Evolution du secteur électronique mondial

Dans ce contexte, est-il toujours nécessaire de dédier des heures à enseigner la conception de circuits intégrés au niveau physique ? Avec une tendance lourde de réduction d'heures, l'intérêt des outils industriels, très puissants, mais toujours plus complexes, semble peu évident. Nous avons donc cherché à accompagner les étudiants dans une démarche de développement des compétences pratiques de base, mais aussi de compétences d'apprentissage, les préparant à aborder au cours de leurs stages pratiques ou leurs premières expériences professionnelles des technologies et processus de conception très complexes.

Nous présentons ici les approches par projet conduites en Australie et en France utilisant des outils pédagogiques dédiés (Microwind [3]), visant à faire participer les étudiants (ingénieurs, master universitaire) à des expériences stimulantes d'apprentissage pour le développement de compétences en conception de circuits intégrés CMOS, sur la base des technologies les plus récentes, mais aussi de développement de capacités d'apprentissage au long cours.

## II. Notre expérience pédagogique

Nous nous basons sur un outil pédagogique permettant d'illustrer de manière intuitive et efficace les technologies CMOS nanométriques du point de vue structurel, technologique et fonctionnel. Microwind utilise des écrans de visualisations 2D/3D, de courbes I/V des dispositifs, et surtout, une simulation analogique performante donnant une possibilité de lier les aspects physiques (dessin des masques) aux aspects fonctionnels (chronogrammes, consommation..).

Au niveau pré requis, nos étudiants ont des connaissances de base en conception logique numérique et circuits fondamentaux de l'électronique. Notre cours est le premier à introduire les transistors MOS et leur assemblage en vue de la conception de portes logiques et fonctions analogiques. Autant à l'INSA France qu'à UNISA Australie, nos étudiants ont des formations diverses: électricité, électronique, informatique, voire télécommunications, avec des niveaux de connaissances et approches assez disparates. La forte internationalisation de nos établissements se traduit aussi par une proportion élevée d'étudiants d'échange (jusqu'à 50% en 4ème année à l'INSA) qui augmente encore l'inhomogénéité en termes de pré requis et de niveau de connaissance.

Notre approche vise à donner aux étudiants une confiance immédiate dans leur capacité à concevoir des dispositifs à base de transistors MOS. Au travers de mini-problèmes, nous souhaitons illustrer les relations les plus importantes entre l'implantation et la performance électrique du transistor. Pour cela, les étudiants sont invités à dessiner un transistor MOS, effectuer une coupe 2D, des vues 3D, commenter les aspects matériaux, canaux, isolants, conducteurs, et répondre à des questions sur un mode d'apprentissage par problème. Les élèves agissent sur le point de fonctionnement et les vues disponibles pour caractériser les grandeurs VT, ION, IOFF de leur dispositif.

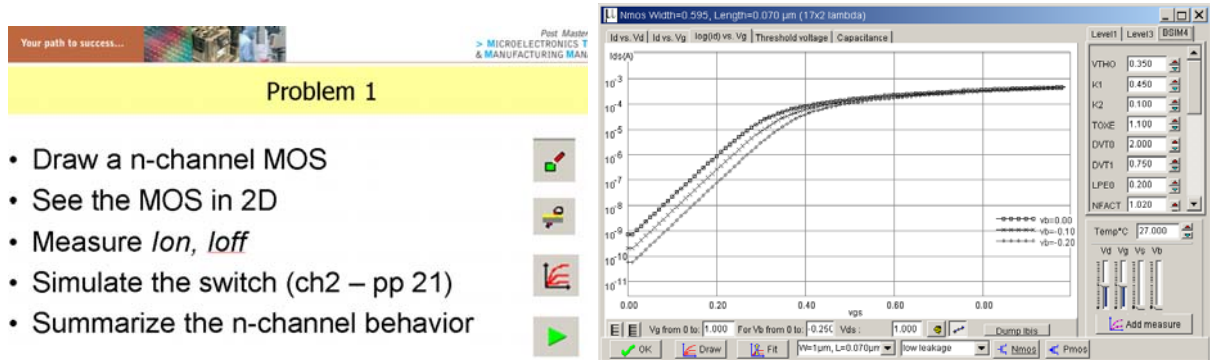


Fig. 2 Apprentissage par problème et exemple d'écran sous Microwind permettant d'extraire les paramètres demandés

Un exemple est donnée Fig.2 concernant un MOS canal N. Microwind intègre un modèle BSIM4 simplifié [4], l'ensemble des paramètres accessibles à l'utilisateur étant réduits à environ 30 paramètres, dont seulement 5 rentrent dans la sphère usuelles des questions/ réponses.

Les élèves utilisent un ensemble de propriétés de simulation (horloges, sources de tension) pour construire un scénario de test afin de valider le concept d'interrupteur. Après quelques itérations de dessin, et suite aux réponses données aux nombreuses questions, les élèves développent une capacité à recueillir des informations principales, dégager les propriétés essentielles des circuits et commencent à percevoir les « bons » et « mauvais » designs, les avantages et inconvénients des techniques de conception. Nous profitons aussi des échanges pour donner quelques bases de règles de dessin et le lien avec les contraintes technologiques, particulièrement exacerbées en CMOS nanométrique [4]. Les élèves sont ensuite invités à construire le dispositif PMOS et observer le comportement complémentaire. Les problèmes posés concernent ensuite les oscillateurs, avec un concours de l'oscillation la plus rapide, puis différentes portes logiques et fonctions analogiques élémentaires.

### III. Les projets

Une fois la base de la conception acquise, nous proposons aux étudiants des mini-projets (4 x 3 H00 à l'INSA, 10 x 3 H 00 à UNISA) avec l'objectif de faire vivre aux élèves une expérience stimulante en développement et validation de fonctions intégrées. Dans cette approche par projet les élèves sont en petits groupes (2-4 en général) pour des projets à choisir soit dans une liste (Fig. 3) soit sur une idée propre. Nous tentons de donner un support pédagogique adapté (ouvrages [5][6], projets étudiants des années passées en ligne [7]) leur permettant de franchir les premières étapes en auto-apprentissage. Les encadrants sont toutefois sollicités en support aux outils, mais aussi en interventions de restructuration, suite aux questions des étudiants. Des tâches de plus en plus complexes sont progressivement proposées, selon la dynamique du groupe et l'investissement des étudiants. Les étudiants qui possèdent un bon niveau de connaissances techniques peuvent prendre en charge des projets assez élaborés. Nous encourageons les projets à risque, originaux, les étudiants ayant alors la satisfaction d'avoir conçu un circuit innovant et non une simple adaptation de circuits existants. On note aussi des groupes préférant une démarche de capitalisation pas à pas de savoir faire, que nous encourageons tout autant.

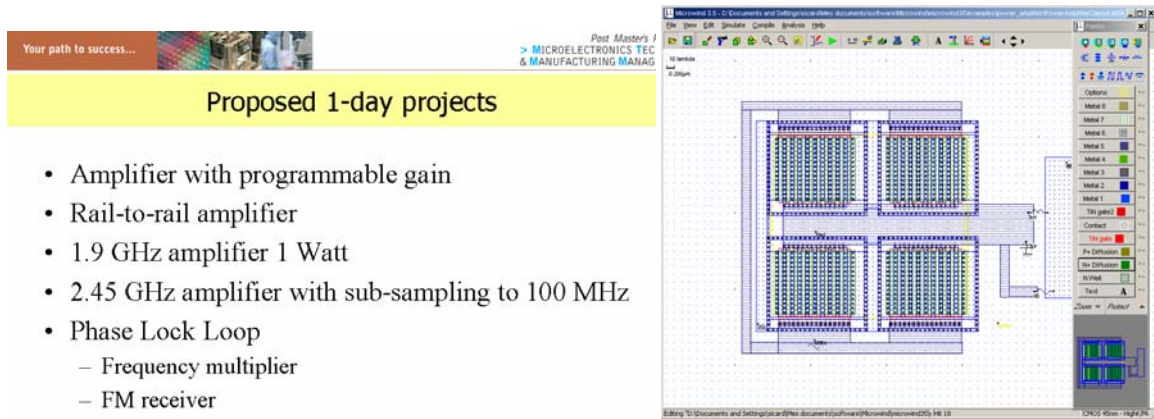


Fig. 3 : Exemple de projets d'un jour et réalisation d'étudiant répondant au cahier des charges

## IV. Evaluation

Nous distinguons deux types d'évaluation : celle faite par les enseignants, et celle faite par les étudiants. Pour la première, les critères d'évaluation sont fournis en début de séance, et concernent la qualité du rapport, les résultats obtenus et l'originalité du sujet. Les projets les mieux notés sont placés sur le web [8]. Concernant l'évaluation faite par les étudiants, de manière anonyme, elle permet de mesurer si le cours a permis un véritable apprentissage autonome, une compréhension des concepts et des principes de conception CMOS, et d'avoir des indications sur l'indice de satisfaction global. Autant à UNISA qu'à l'INSA, le cours atteint des niveaux de satisfaction élevés (plus de détails dans [9]). Le retour des étudiants confirme un véritable développement de compétences en conception, en travail en groupe, en auto-apprentissage, plutôt qu'une seule maîtrise des outils de conception. Les concepts de base du fonctionnement des transistors, leur assemblage, les règles de base, les compromis liés à l'implantation physique et les processus d'optimisation sont en grande majorité compris et correctement appliqués.

Un ensemble de notes d'applications traitant des nœuds technologiques (90, 65,45, 32 nm) [10] a été rédigé à destination des formateurs, de même que des notes plus spécifiques sur des thématiques telles que : la variabilité de process [11] ou le test logique [12]. Le logiciel et les ressources de cours basés sur des projets ont aussi aidé de nombreux collègues (Inde, USA, Espagne, France principalement) à élaborer un programme éducatif stimulant, en réservant une large place à l'autonomie, l'esprit critique et en favorisant la recherche de solutions innovantes.

## V. Références

- [1] Electronique International, Avril 2009.
- [2] B. Raucent, C. Vander Borghet "Etre Enseignant, magister? Metteur en scène", De Boeck, Belgique, Pédagogies en développement, 2006, ISBN 2-8041-5047-X
- [3] E. Sicard, Microwind & Dsch User's Manual, Version 3.5, June 2009. Online at [www.microwind.org](http://www.microwind.org), ISBN 978-2-87649-057-4, 130 pages
- [4] B. Wong, A. Mittal, Y. Cao, G. W. Starr, "Nano-CMOS Circuit and Physical Design" Wiley, 2005
- [5] B. Wong "Nano-CMOS Design for Manufacturability: Robust Circuit and Physical Design for Sub-65 nm Technology Nodes", Wiley, 2008
- [6] E. Sicard and S. Ben Dhia "Basic CMOS Cell Design" McGraw Hill professional series, 2006.
- [7] E. Sicard and S. Ben Dhia "Advanced CMOS Cell Design" McGraw-Hill professional series, 2007.
- [8] Projets étudiants sur [www.microwind.org/students](http://www.microwind.org/students)
- [9] S. M. Aziz, E. Sicard, S. Ben Dhia, "Effective Teaching in Physical Design of Integrated Circuits using Educational Tools", IEEE Trans on Education, 2010
- [10] E. Sicard, M. Aziz, "Introducing 32 nm technology in Microwind35", application note on-line [www.microwind.org](http://www.microwind.org)
- [11] E. Sicard "Introducing Process Variation in Microwind35", application note on-line [www.microwind.org](http://www.microwind.org)
- [12] E. Sicard, B. Hamdi, "Introducing Fault Testing in Dsch version 3.5", application note on-line [www.microwind.org](http://www.microwind.org)