

# Test Industriel : Offre Pédagogique Nationale

Béatrice Pradarelli<sup>1</sup>, Laurent Latorre<sup>1,2</sup>, Pascal Nouet<sup>1,2</sup>, Régis Lorival<sup>1,2,3</sup>

<sup>1</sup> pôle CNFM de Montpellier

<sup>2</sup> Laboratoire d'Informatique, Robotique et Microélectronique de Montpellier / Université Montpellier II

<sup>3</sup> CNRS

## Resumé

Cet article présente les formations en test industriel proposées par le Centre de Ressources en Test du CNFM (CRTC), ainsi que les diverses collaborations en cours, concernant le support à la recherche académique et industrielle.

**Mots clefs :** Test, Testabilité, Programmation d'ATE, Diagnostic de pannes.

## Introduction

Le Centre National de Ressources en Test du CNFM [1], le CRTC, a été créé en 1998 pour répondre à la demande industrielle concernant la formation d'ingénieurs à la Conception et au Test de circuits intégrés.

Le coût important d'un testeur industriel (~1M€) a conduit à un achat unique par le CNFM pour toutes les universités de France, et à la mise en place d'un dispositif de mutualisation de l'équipement de test. Le testeur a été installé à Montpellier à proximité du LIRMM [2] afin de bénéficier de la compétence de plus de 25 chercheurs et enseignants travaillant dans ce domaine du test (DFT, BIST pour circuits digitaux et mixtes, test de MEMS).

De plus, le CRTC dispose d'un ingénieur en test qui gère le support technique aux utilisateurs et le développement de formations.

Afin d'éviter de générer des dépenses excessives, liées au déplacement d'un nombre important d'élèves pour venir suivre les formations en test à Montpellier, l'organisation du CRTC a été conçue pour permettre un accès facile au testeur depuis toute université distante via Internet [3].

Depuis plus de 10 ans, le CRTC forme des étudiants et des ingénieurs aux métiers du test

industriel et fournit un support aux activités de recherche dans ce domaine.

Un partenariat privilégié avec la société Verigy®, permet au CRTC de former également des ingénieurs du milieu industriel, avec une orientation pédagogique professionnelle.

Cet article présente les derniers développements réalisés au sein du CRTC, qu'il s'agisse de l'environnement de test, des formations proposées ou de l'utilisation du testeur pour le support à la recherche.

## Contexte Industriel

Le test de production des circuits intégrés consiste à vérifier le fonctionnement et les performances des produits fabriqués par rapport à un ensemble de spécifications. L'objectif est de détecter les circuits défectueux le plus tôt possible dans le cycle de fabrication, afin de limiter les coûts associés à la transformation de produits non-conformes. On peut considérer en effet, qu'il existe un facteur 10 au niveau du coût entre deux étapes consécutives de fabrication. Par exemple, le rejet d'une puce nue (die) coûte environ 10 fois moins d'argent que le rejet de la même puce mise en boîtier.

Dans le contexte industriel, il existe deux types de tests : le test de caractérisation et le test de production. Les tests de caractérisation sont effectués avant la mise en production d'un produit. L'objectif est bien sûr de vérifier la fonctionnalité du composant mais surtout d'évaluer ses performances telles qu'elles apparaîtront dans la *datasheet*. Ce test concerne les paramètres statiques (DC) tels que les niveaux de tension de sortie, les courants de fuite sur les entrées, la capacité en courant du circuit ; et les paramètres dynamiques (AC) tels que les temps de propagation, d'établissement (*setup*), de maintien (*hold*) et la fréquence de

fonctionnement. Les tests de caractérisation ne sont pas soumis à de fortes contraintes temporelles mais doivent fournir des informations précises et des données statistiques afin de déterminer, pour chaque paramètre, sa plage de valeurs. La *datasheet* d'un circuit intégré est un document contractuel qui indique les performances garanties.

Le test de production vérifie que les circuits fabriqués sont conformes à la *datasheet*. Tous les circuits sont testés ce qui implique que le test de production doit être optimisé en temps.

Le test de production consiste en l'exécution séquentielle de tests élémentaires (*testflow*). Chaque test élémentaire dispose d'une sortie *Pass* et *Fail* (voir Figure 1) ce qui permet d'arrêter le processus dès qu'une défaillance est détectée et de tester un nouveau circuit ou de continuer à tester le composant dans des conditions moins strictes. Dans ce deuxième cas, si le composant passe les tests moins exigeants, il pourra être vendu mais à un prix inférieur pour un niveau de performance moins élevé.

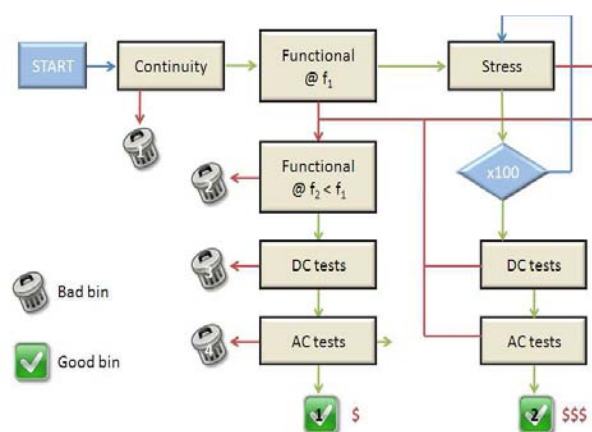


Figure 1 : Exemple d'un flot de test (*testflow*) comprenant 2 « good bin » pour classer les circuits en fonction de leurs performances en fréquence

Il y a généralement deux tests de production, celui effectué au niveau des wafers (*wafer-sort*) et celui réalisé après l'assemblage un boîtier (*final-test*)

## Environnement de test du CRTC

### Réseau

Le CRTC a la responsabilité de mettre des ressources de test à la disposition des universités du réseau CNFM (en France et à l'étranger). De ce fait, l'environnement réseau a été architecturé de

façon à ce que les ressources (licences et testeur) puissent être accessibles depuis tout site distant via Internet. La figure 2 représente l'organisation locale. Depuis une salle de classe, les étudiants accèdent depuis un ordinateur ou une station de travail à un serveur de licences et d'application. Comme une seule session de test *online* n'est disponible à la fois, dû à l'unicité du testeur, les étudiants développent leur programme de test sur simulateur (en mode *offline*) et utilisent le testeur uniquement lorsque leurs tests sont prêts à être débogués et validés.

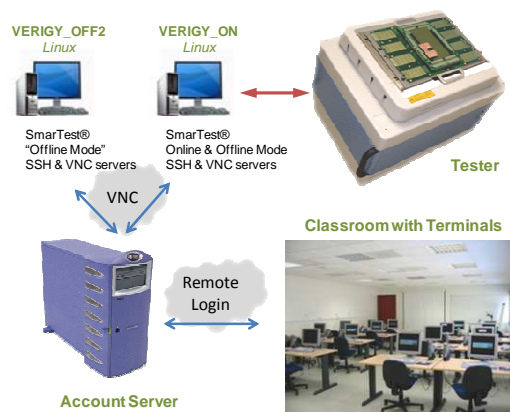


Figure 2 : Environnement de test du CRTC

### Accès à distance

Proposer un accès facile au testeur depuis un site distant ainsi qu'un support interactif lors du déroulement de travaux pratiques, ont été les critères retenus pour sélectionner l'outil de partage de bureaux distants. Grâce à l'utilisation de la technologie VNC (*Virtual Network Computing*) [4], le concept de « salle de classe virtuelle » a été expérimenté. Cette approche permet à tous les étudiants d'une classe de partager leur session, renforçant ainsi l'interactivité entre eux mais aussi avec l'enseignant car ce dernier peut intervenir sur la session en cours d'un étudiant en difficulté et en prendre le contrôle (souris) pour le guider.

Seule l'adresse IP du serveur et l'installation d'un client VNC disponible gratuitement sont nécessaires pour accéder aux ressources de test du CRTC. De cette façon, l'utilisateur distant n'a pas besoin de se préoccuper de l'installation, et de la mise à jour des logiciels de test, et des licences associées. La technologie VNC et d'autre part générique et disponible sous tout type de plateforme matérielle et d'OS.

## Testeur Industriel

Depuis fin 2006, le CRTC s'est doté d'un tout nouveau testeur, le V93K fabriqué par la société Verigy®, relançant ainsi le partenariat industriel avec cette société qui est l'un des principaux fabricants d'équipement de test dans le monde et particulièrement bien implanté chez les fondeurs en Europe.

La figure 3 représente les éléments de base composant un testeur industriel ou ATE (*Automatic Test Equipment*). La partie principale est la tête de test qui contient toutes les cartes électroniques et l'instrumentation. La tête de test disponible au CRTC peut recevoir jusqu'à 16 cartes d'instrumentation. Une carte d'E/S digitale adressant actuellement 32 voies, la tête est dimensionnée pour un total de 512 E/S digitales, ce qui est très suffisant dans le cadre des missions du CRTC. Dans l'industrie, il existe aussi des têtes de test de capacité 1024 et 2048.

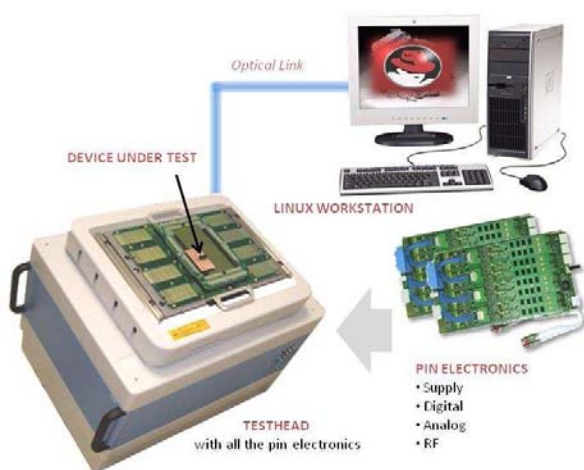


Figure 3 : principaux composants d'un testeur industriel

La tête de test est actuellement équipée de cartes pour assurer l'alimentation des circuits, de carte d'E/S digitales, et cartes pour le test de circuits mixtes comme résumé dans le tableau I.

TABLEAU 1. CONFIGURATION DU TESTEUR DU CRTC

Board	Ressource Type	Qty	Channels /board	Specifications
PS3600	Digital	1	32	3.6GSps/64Mvecmemory
PS800	Digital	1	32	800MSps/64Mvecmemory
AV8	Mixed-Signal	1	8	24bits/200kSps for Audio 14bits/65MSps for Video
MSDPS	Supply	2	8	-8V to 8V / 2A

Le développement de programmes de test se fait à partir d'un logiciel dédié (*SmarTest*) sous Linux. La communication entre l'ordinateur et le testeur se fait par fibre optique.

## Formations en test

Le CRTC étant le premier utilisateur du testeur, nous avons développé et partageons nos supports de formation. Précédemment, ces derniers étaient basés sur les supports de la société Verigy®. Ces supports sont conçus à l'attention des ingénieurs du milieu industriel et se focalisant d'avantage sur la mise en œuvre du testeur que sur les concepts fondamentaux de test. Les formations de test proposées par le CRTC s'adressent plutôt à des étudiants de niveau DUT, de niveaux L, M, D, à des enseignants (formation de formateurs) et peuvent néanmoins être adaptés pour un public industriel.

Pour les étudiants de niveau IUT et L, la formation concerne uniquement le test industriel de circuits digitaux et met l'accent sur les aspects de caractérisation et la vérification des paramètres électriques et temporels de la *datasheet*.

Au niveau M ou ingénieur, les modules sont dimensionnés pour fournir une réelle expérience professionnelle sur le testeur. Ces étudiants sont ainsi sensibilisés au test industriel de circuits digitaux et mixtes. Enfin, au niveau doctorat (D), la formation reprend ces 2 modules digitaux et mixte et aborde des techniques de test avancées.

## Formation initiale de niveau L

Dans l'industrie des semi-conducteurs, le test de production est un environnement de travail très spécifique qui requiert des techniciens spécifiquement formés pour manipuler à la fois un environnement robotisé (*handler, prober*) et le testeur afin de réaliser des vérifications automatiques de puces et de circuits encapsulés. Les techniciens ont un rôle clef car ils ont la charge de l'installation des équipements de test, du contrôle de la production, de la récupération de résultats de test et des premières actions correctives lors d'une perte soudaine de rendement.

Afin de répondre à ce besoin industriel, le CRTC a développé un enseignement de test dédié aux étudiants de niveau L et inférieur. Il est basé sur

l'étude de la *datasheet* d'un circuit. Bien que les étudiants utilisent quotidiennement des composants électroniques en se référant à leur *datasheet*, ils ne savent pas toujours comment cette dernière a été construite. A travers la manipulation d'un programme de test, et avec pour seuls pré-requis quelques bases en électronique, les étudiants redécouvrent le rôle de la *datasheet* d'un circuit et l'importance des paramètres temporels tels que les temps de *setup*, de *hold* et les temps de propagation.

De façon plus générale, l'objectif de cette formation est une exploration profonde de la *datasheet* d'un circuit digital de la famille TTL. Les étudiants sont aussi sensibilisés au test de production de masse grâce à une présentation sur l'industrialisation de circuits intégrés effectuée en introduction au module.

### Formation initiale de niveaux M et D

Les étudiants des niveaux M et D formés au test industriel, constituent un vivier de potentiels ingénieurs de test, ingénieurs produit et de responsables d'industrialisation.

Deux modules leur sont proposés : une première formation au test industriel de circuits digitaux et une seconde relative au test de circuits mixtes.

La formation digitale a pour but de sensibiliser les étudiants et les ingénieurs aux méthodes de test utilisées dans l'industrie pour vérifier le fonctionnement, les performances et les caractéristiques de circuits digitaux. Le circuit utilisé est un simple registre à décalage 8 bits pour lequel les étudiants vont créer un programme de test à partir de zéro.

A la fin de la formation, les étudiants sont capables (i) d'utiliser un testeur digital pour vérifier un circuit, (ii) de bâtir un flot de test afin d'automatiser l'exécution des différents tests élémentaires, et (iii) de développer un programme de test qui sera exécuté dans un contexte de production.

La formation est constituée de leçons et de travaux pratiques réalisés sur simulateur ou testeur. Le tableau 2 représente l'organisation typique d'une formation digitale de 4 jours.

La formation aux circuits mixtes initie les étudiants au test industriel de circuits analogiques et mixtes.

TABLEAU 2  
AGENDA TYPIQUE D'UNE FORMATION DIGITALE

Day	Program
1	<ul style="list-style-type: none"> <li>• Tester HW/SW overview</li> <li>• Test program development:               <ul style="list-style-type: none"> <li>• Pin configuration, level, timing, Pattern</li> <li>• Continuity and Functional tests implementation</li> <li>• Test flow</li> </ul> </li> </ul>
2	<ul style="list-style-type: none"> <li>• Test execution and Result analysis:               <ul style="list-style-type: none"> <li>• Datalogging</li> <li>• Debugging tools</li> </ul> </li> </ul>
3	<ul style="list-style-type: none"> <li>• Characterization tests :               <ul style="list-style-type: none"> <li>• AC tests: <math>V_{il}/V_{ih}</math>, <math>V_{ol}/V_{oh}</math>, leakage</li> <li>• DC tests: set up hold, propagation delay times</li> <li>• Shmoo plots</li> </ul> </li> </ul>
4	<ul style="list-style-type: none"> <li>• Advanced test features:               <ul style="list-style-type: none"> <li>• Global variables</li> <li>• Pin Margin, Histogram</li> <li>• Burst mode</li> </ul> </li> <li>• Preparation to mixed-signal training:               <ul style="list-style-type: none"> <li>• Test methods</li> </ul> </li> </ul>

Ils sont d'abord formés aux concepts fondamentaux associés au test des circuits mixtes comme l'échantillonnage cohérent, le sur-échantillonnage... L'utilisation des instruments de type DSP (*Digital Signal Processing*) pour implémenter les tests spécifiques aux circuits analogiques est également abordé. Ils réalisent ainsi des vérifications tels que la caractérisation de la linéarité, du gain, des offsets, de la distorsion...

Ils apprennent à utiliser un testeur industriel pour développer les programmes de test de convertisseurs ADC et DAC afin d'en vérifier leurs performances et leurs spécifications.

Cette formation dure en moyenne 4 jours et nécessite une bonne connaissance préalable du test de circuits digitaux.

### Formation initiale au diagnostic de fautes dans un circuit

Cette nouvelle formation est le résultat d'une volonté de mettre en œuvre des modules de test permettant de faire le lien avec l'enseignement de la conception en vue du test.

Les objectifs de cette formation sont de sensibiliser les étudiants aux défauts qui peuvent affecter un circuit intégré digital, à la détection d'un dysfonctionnement dans un circuit et à l'identification de la panne (diagnostic). Le circuit utilisé étant toujours un circuit saint dans le cadre de la formation digitale classique, les seules pannes observables relèvent systématiquement d'erreur de programmation et ne sont pas très démonstratives.

Dans ce module, nous utilisons un FPGA pour synthétiser un circuit pouvant être à tour de rôle saint ou fautif. Le circuit employé dans la formation digitale classique a fait l'objet d'une modélisation en VHDL au niveau structurel (de façon à conserver l'intégrité du schéma interne), à laquelle nous avons ajouté l'injection de fautes de type 'collages' et 'retards' sur différents nœuds internes.

Les interrupteurs et boutons poussoir disponibles sur le kit de développement FPGA sont programmés pour procurer une petite interface de contrôle du type de panne à injecter en fonctionnement. La figure 4 montre la carte FPGA connectée au testeur via une carte d'interface « maison ».

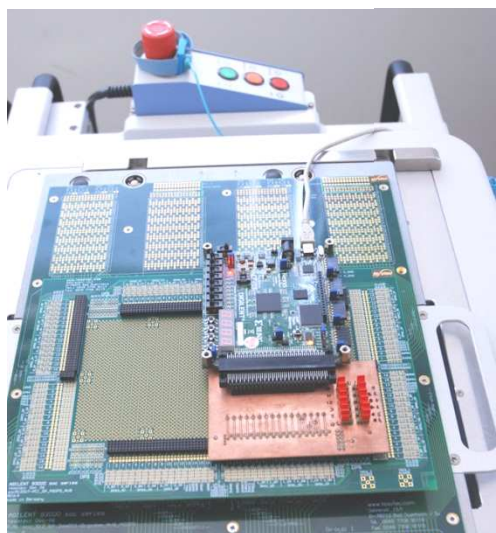


Figure 4 : Carte FPGA utilisée pour le diagnostic de pannes

La formation a pour but de sensibiliser les étudiants à la détection de pannes en réutilisant le programme de test de la formation digitale et de les initier aux procédures de diagnostic permettant de deviner la localisation et le type de faute en présence. Pour cela, la mise en œuvre des outils de débogage du testeur est nécessaire.

Cet exercice est proposé à tous les étudiants quel que soit leur niveau, par exemple sous la forme d'un jeu collectif où un étudiant va insérer une panne et laisse les autres tenter d'en découvrir la nature.

## Formation continue

Le CRTC étant un 2<sup>ème</sup> centre de formation pour Verigy® depuis février 2008, les formations en test peuvent être aussi délivrées à des industriels. Elles nécessitent l'accord préalable de la société Verigy®. Elles sont réalisées en suivant la charte du constructeur et utilisent les supports de formation industriels. Le formateur CRTC est certifié Verigy® et dispose à ce jour d'une expérience acquise à travers une dizaine de formations industrielles. Sa compétence s'étend du test des circuits digitaux au test des mémoires et circuits-mixtes, ce qui permet de proposer un large choix de formations. Ces dernières sont soit réalisées suivant un agenda préalablement défini ou sur demande en fonction des disponibilités des ressources (matérielles et humaines).

## Utilisation du testeur

Le tableau 3 résume l'ensemble des formations de test organisées par le CRTC depuis Mai 2007.

TABLEAU 3 : Bilan de 3 années de formations

Niveau	Formation	# Session	#Participants locaux/distants
L	Digital	3	67/0
M	Digital	18	89/120
D	Digital/MXS	16	59/0
Indus.	Digital/MXS	6	4/34
<b>Total</b>	<b>Digital/MXS</b>	<b>45</b>	<b>219/154</b>

En plus des formations, le CRTC fournit du support à divers projets éducatifs et à la recherche à savoir :

- Une collaboration avec l'Université de Strasbourg. Le projet pédagogique concerne la réalisation d'une chaîne instrumentale analogique pour le master 2 de Micro-Nano électronique. Le CRTC a la charge de l'étude de la testabilité du bloc de logique de contrôle et du développement du programme de test du circuit complet. L'étude de testabilité a révélé que le bloc logique n'était pas 100% testable et il a fallu insérer une chaîne de scan pour obtenir un taux de couverture de fautes maximum. Un ATPG (*Automatic Test Pattern Generator*) a permis de générer une séquence de vecteurs de test pour vérifier le bloc. Ces vecteurs ont été convertis au format accepté par le testeur. Le développement du programme de test du circuit complet a été réalisé conjointement par le CRTC et l'Université

de Strasbourg. La validation s'est faite à Montpellier en 2 jours. Grâce à cette collaboration, le CRTC dispose d'un nouveau support pédagogique.

- Une collaboration avec la société Verigy® et le LIRMM dans le cadre d'un support à un projet de recherche relatif au test de circuits RF en utilisant des E/S digitales ultra-rapides et des algorithmes spécifiques.

- Une collaboration avec le LIRMM dans le cadre d'un support à un projet de recherche concernant l'étude de la sensibilité d'un circuit digital aux variations de tension d'alimentation.

## Communication

Chaque année, le CRTC fait la promotion de la diversité de ces formations uniques dans le domaine du test, en participant à des congrès et conférences sur l'enseignement de la Micro et Nano électronique ainsi que sur la formation à distance [5, 6, 7, 8].

## Conclusion

Depuis fin 2006, le CRTC, Centre de Ressources en Test du pôle CNFM de Montpellier, dispose d'un testeur industriel à la pointe de la technologie. Ce testeur est équipé de 64 canaux digitaux fonctionnant jusqu'à une fréquence de 3.6MSPS et de 8 canaux analogiques dont les spécifications permettent de tester des circuits conçus pour des applications audio et vidéo.

Le CRTC utilise et met à disposition des autres universités son environnement de test à des fins pédagogiques et d'ingénierie. Les étudiants de DUT, niveaux L, M, D, les enseignants ainsi que les industriels (sous réserve d'accord de Verigy pour ces derniers) peuvent être formés à Montpellier au test de circuits digitaux, mixtes et des mémoires. Ces formations peuvent être aussi réalisées depuis un site distant avec un formateur à Montpellier ou sur site grâce à l'installation d'un client VNC. Un effort particulier a été produit ces dernières années pour attirer un public nouveau, au niveau L et DUT, à travers de nombreuses actions de communication, et le développement de modules de formations très appliqués (voire ludiques), orientés vers la compréhension des mécanismes associés à la création d'une *datasheet* et au diagnostic.

## Références

- [1] See: [www.cnfm.fr](http://www.cnfm.fr)
- [2] See: [www.lirmm.fr](http://www.lirmm.fr)
- [3] Y. Bertrand, F. Azaïs and R. Lorival, " Test Facilities with Distributed Remote Access for Initial and Continuing Education", Proceedings of the SEMICON Singapore 99 Conference, Singapore, May 4-6, 1999, pp. 65-70.
- [4] Xiaolin Lu, "Construct Collaborative Distance Learning Environment with VNC Technology", Semantics, Knowledge and Grid, 27-29 Nov. 2005, pp.:127-130.
- [5] Latorre L., Pradarelli B., Nouet P., "Integrated Circuits Testing: Remote Access to Test Equipment for Labs and Engineering", International Journal of Online Engineering (iJOE), Vol. 5, 2009, Special Issue REV2009, pp. 43-50, ISSN: 1861-2121.
- [6] B. Pradarelli, L. Latorre, M.-L. Flottes, Y. Bertrand, P. Nouet, "Remote Labs for Industrial IC Testing", IEEE Transactions on Learning Technologies, Vol. 2, pp. 304 – 311, 2009, DOI: 10.1109/TLT.2009.46.
- [7] B. Pradarelli, L. Latorre, P. Nouet, "Remote Access to Test Equipment: Solution for Industrial Test Trainings and Engineering Support", DATE09 Conference, Nice, France, 21-23 April 2009
- [8] B. Pradarelli, L. Latorre, P. Nouet, "Industrial Testing Education at Undergraduate Level: A Datasheet and Diagnosis Labs based Approach", Proceedings of 8<sup>th</sup> EWME2010, Darmstadt, Germany, 10-12 May 2010.

## Remerciements

Les auteurs souhaitent remercier le GIP-CNFM, UM2 et la Région Languedoc-Roussillon pour leur soutien et contribution financière.

## Auteurs



**B. Pradarelli** est responsable du support technique et pédagogique du Centre de Ressources en Test, CRTC du Pôle CNFM de Montpellier, France. (email: [beatrice.pradarelli@cnfm.fr](mailto:beatrice.pradarelli@cnfm.fr)).



**L. Latorre** est responsable du CRTC et est Maître de Conférences à l'Université Montpellier 2. Il effectue ses travaux de recherches au LIRMM, Montpellier, France. (email: [latorre@lirmm.fr](mailto:latorre@lirmm.fr)).



**P. Nouet** est responsable du pôle CNFM de Montpellier et Professeur à l'Université Montpellier 2. Il effectue ses travaux de recherches au LIRMM, Montpellier, France (email: [nouet@lirmm.fr](mailto:nouet@lirmm.fr)).



**L. Lorival** assure le support matériel et logiciel du pôle CNFM de Montpellier. Il est CNRS mais détaché au LIRMM où il travaille en tant qu'ingénieur de recherche, Montpellier, France (email: [lorival@lirmm.fr](mailto:lorival@lirmm.fr)).