

UN CONTROLEUR ASYNCHRONE GENERIQUE, BRIQUE DE BASE DANS LA REALISATION SANS CONCESSION DE MULTIPLES MICROSYSTEMES HETEROGENES TRES BASSE PUISSANCE

Yves Leduc ^{1,2}, Gilles Jacquemod ¹

Pôle CNFM PACA

¹ Polytech'Nice-Sophia, 1645 Route des Lucioles, 06410 Biot

² Texas Instruments Chaire, Fondation DreamIt, Université de Nice

Introduction

Ce contrôleur asynchrone fait partie d'un projet plus ambitieux qui permettra la réalisation d'un implant cochléaire fortement intégré. Il est apparu rapidement que le microcontrôleur nécessaire à ce projet ne pouvait être dédié uniquement à cette application et qu'il était utile de développer un contrôleur générique.

Nous avons donc proposé de réaliser un processeur qui pourra servir de nombreuses applications portables de très basse consommation. Il sera placé dans une pile de puces de silicium connectées par des techniques d'assemblage 3D au moyen de vias traversants pour réaliser des microsystèmes intégrés. Cette structure offre immédiatement de larges possibilités de réutilisation et de coopération.

Nous voulons partager cette vision avec les différents membres du CNFM car il nous semble intéressant de faire profiter les enseignants de cette future plateforme, plateforme qui pourrait être la base de projets d'études plus ou moins ambitieux avec une économie de moyens et de temps.

Motivation

Le but premier de ce projet est d'aider des entreprises en devenir à réaliser des produits performants avec des ressources réduites et un temps de développement compétitif.

Les microcontrôleurs sont des modules indispensables à la réalisation de systèmes électroniques. Comme il est coûteux de les intégrer dans un système mono-puce, il est donc difficile pour une start-up ou une petite entreprise de rivaliser avec les plus grands de leurs concurrents disposant de ressources humaines et matérielles importantes.

Mais après avoir constaté que ces microcontrôleurs, bien qu'indispensables aux systèmes électroniques, ne sont en aucune manière un facteur de différenciation, il est devenu apparent qu'il est possible de proposer une alternative attractive sous certaines conditions. Plutôt que d'acheter un IP sous la forme de « netlist » et de s'épuiser à l'instancier aux côtés de son

système, il est moins coûteux, plus rapide et bien moins risqué d'acheter le microcontrôleur adéquat sous la forme d'une puce produite en grand volume et de la connecter physiquement sans compromis à sa puce système grâce aux techniques reposant sur les vias traversants (STV, « Silicon Through Via »).

Le premier système qui profitera de ce processeur est un projet d'implant cochléaire fortement intégré qui utilisera un ensemble de technologies hétérogènes en assemblage 3D pour réaliser la chaîne de traitement audio complète depuis le microphone jusqu'au nerf auditif en utilisant des techniques RFID pour transmettre l'énergie et les données.

Ce microcontrôleur, tel qu'il est défini, pourra aussi constituer une plateforme de travail qui permettra à des étudiants de réaliser des projets ambitieux en utilisant, soit la description de haut niveau ou la description RTL pour en modifier le design, soit en programmant le contrôleur pour développer des applications logicielles.

Le projet

Nous proposons donc de réaliser un processeur adapté aux microsystèmes de très basse puissance tels que les implants médicaux, connectable au système à gérer grâce à ses vias traversants. Ce microcontrôleur sera réalisé en technologie asynchrone pour répondre au plus près aux exigences de fiabilité, de seuil de bruit ainsi qu'à la très faible consommation demandée par les applications médicales. Cette technologie asynchrone offre un premier degré de liberté, par la variation de la tension d'alimentation, il est en effet aisé de choisir sa vitesse de fonctionnement tout en limitant au plus près la consommation. De plus, en permettant d'assembler très simplement jusqu'à 16 de ces processeurs génériques en un processeur multicoeur, nous offrons aussi la possibilité d'ajuster la puissance de calcul à l'application ciblée. Un même processeur peut donc répondre à des cahiers des charges très variés. Ce processeur générique peut donc être produit en grand volume dans les technologies les plus adéquates et être vendus à de nombreuses entreprises. Ces dernières pourront économiser leurs précieuses ressources et se concentrer avec plus d'intelligence sur leur cœur de métier. Elles offriront à leurs clients plus rapidement et plus sûrement des produits compétitifs et différenciés qui n'auront rien à envier à ceux de leurs plus grands rivaux.

Un processeur générique se doit de pouvoir être utilisé dans une gamme de performances étendues. Grâce aux techniques asynchrones de type « Quasi Delay Insensitive », un tel processeur peut fonctionner à quelques kHz à 0.5V et quelques dizaines de MHz à 2.5V. Cette grande tolérance de ce type de logique aux tensions d'alimentation fournit une première réponse au besoin de couvrir un large spectre de performances.

Nous proposons d'équiper ces microcontrôleurs de 4 bancs de mémoires SRAM. L'objet de nos travaux sera de déterminer une structure simple qui nous permettra de réaliser des processeurs multicoeur. L'utilisateur pourra choisir de découper les tranches en blocs de 1, 2 ou 4 processeurs qui seront connectés au travers de la « scribe line ». Ce premier type d'association permet de réaliser un processeur multicoeur dans le plan horizontal sur la même tranche. Mais en assemblant en technologie 3D jusqu'à 4 processeurs, il sera possible d'associer intimement les plans mémoires pour construire dans le plan vertical des processeurs multicoeur plus performants. Nous avons donc ici une seconde façon d'étendre considérablement le spectre de performances de l'ensemble. Cette proposition, illustrée à la figure 1, répond donc bien au besoin de généricité du processeur.

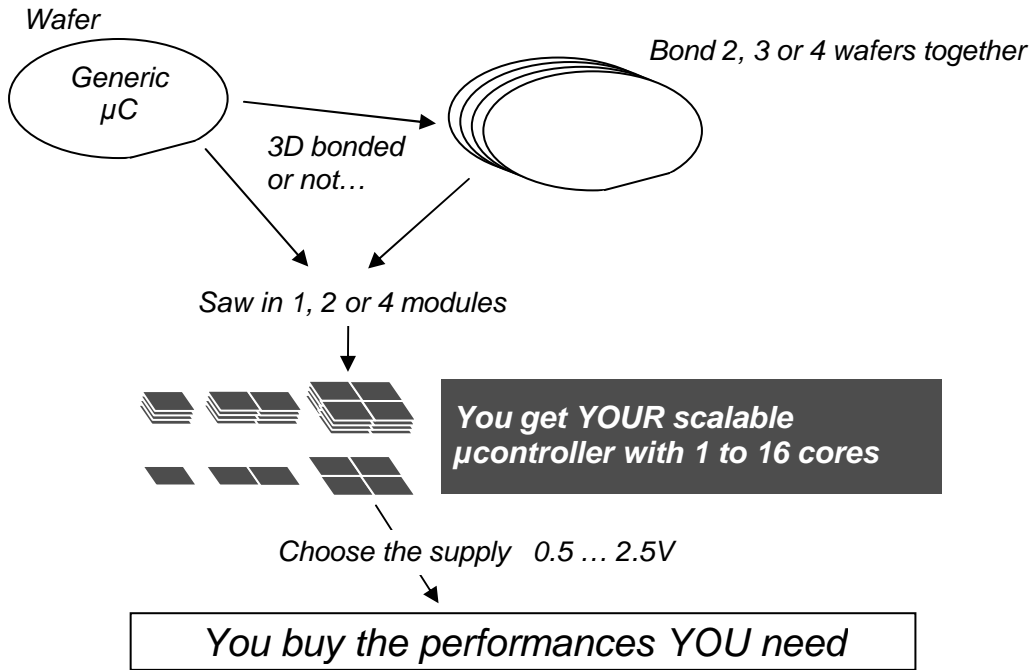


Figure 1. Un même contrôleur générique offre une large gamme de performances

Un premier exemple de processeur multicœur est présenté à la figure 2.

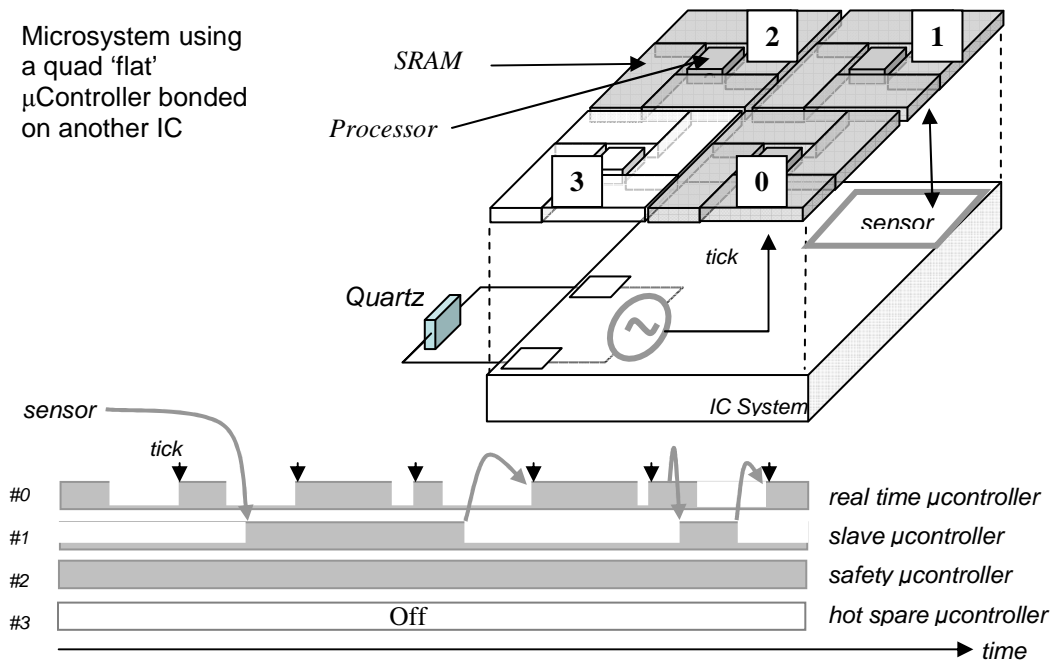


Figure 2. Un microcontrôleur à 4 cœurs réalisé dans un plan horizontal

Un microsystème utilisant un empilement de puces dédiées est présenté à la figure 3. Le microcontrôleur, dans cet exemple, utilise 2 puces de silicium assemblées avec des vias traversants.

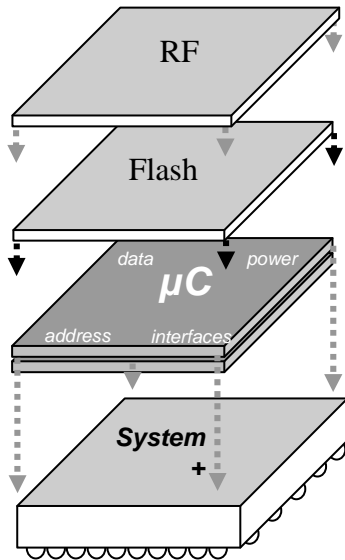


Figure 3. Un exemple de microsystème construit par assemblage 3D

Perspectives

Ce projet est en phase de définition. Il sera un des prochains projets coopératifs de la plateforme de conception **CIM-PACA**. Nous avons construit cette proposition de façon à ce qu'elle soit la plus ouverte possible. Dès que nous aurons défini la structure et les paramètres géométriques de l'empilement, ce projet coopératif recevra avec gratitude toute contribution à son succès !

Références

La société **Tiempo** de Grenoble est un leader dans le domaine de l'asynchrone. Les travaux du professeur Marc Renaudin, co-fondateur de cette société et de ses anciens collègues du **TIMA**, font autorité dans les techniques de développement circuits numériques asynchrones. Ces travaux et leurs résultats ont servi et serviront de fondation et de référence à ce projet.