

Petite plateforme à l'usage de l'approche énergétique au sein des systèmes embarqués

Bruno Allard, Dominique Tournier, Xuefang Lin-Shi
Pôle CNFM de Lyon (CIMIRLY)

Dans le but de rapprocher des enseignements éparés autour des systèmes embarqués, une plateforme a été conçue dans le but de servir un grand nombre d'objectifs pédagogiques sur un matériel unique. Un démonstrateur a été confié à 2 formations¹ pilotes qui rendent un avis favorable. Cette plateforme présente des limitations du côté des performances en fréquence (50MHz maximum à cause des bus très capacitifs) et de l'accès restreint à des IPs matériels mais offre un compromis acceptable pour la découverte des aspects matériels, logiciels et énergétiques.

Le pôle de Lyon du CNFM fournit des moyens à des formations autour des systèmes embarqués. Chaque formation sélectionne le support matériel répondant au mieux à ses objectifs pédagogiques. Une demande, en 2008, a concerné la mesure de l'énergie consommée par un système embarqué pour mettre cette grandeur en relation avec l'activité logicielle.

L'absence d'offre commerciale a conduit à lancer la réalisation d'une plateforme ad-hoc. Finalement plusieurs formations se sont déclarées intéressées par une telle plateforme mais sous certaines contraintes de cahier des charges.

La plateforme propose l'éclatement d'un système embarqué typique, en sous-systèmes, programmables indépendamment et dont l'alimentation énergétique est instrumentée et peut-être gérée dynamiquement. La figure 1 reprend le synoptique de la plateforme où chaque bloc digital est supporté par un FPGA avec un système d'alimentation propre et l'instrumentation nécessaire pour suivre cet aspect. Des périphériques analogiques peuvent être interfacés mais la solution retenue est la communication par un bus série vers le périphérique.

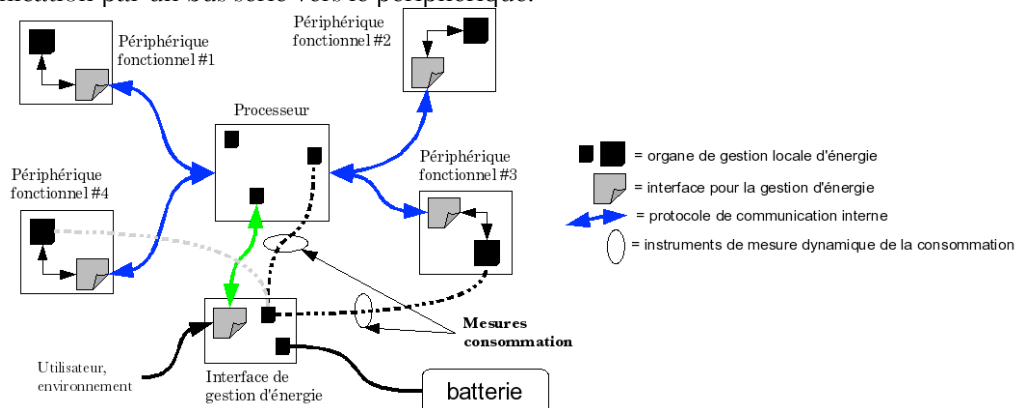


Fig. 1 : Synoptique de la plateforme instrumentée

La figure 2 montre la carte versatile permettant le déploiement d'un cœur de processeur, une mémoire Flash, un périphérique de communication ... Les composants ne sont reportés qu'en fonction des besoins. Deux ports JTAG sont implémentés pour la configuration du FPGA et le débogage d'un cœur de processeur par exemple. Les lignes de bus sont disponibles en périphérie (connecteurs 6, 7). L'alimentation est une carte dédiée permettant la remontée d'une image du courant avec une bande passante de 120MHz. Deux régulateurs de tension permettent de mettre en œuvre des techniques comme le DVFS (dynamic voltage and frequency scaling). La mémoire (figure 3) répond à la même philosophie.

¹ OT SETRE : Option Transversale « Systèmes Embarqués Temps-Réels », INSA-Lyon
Département INSA-GE : TP de tronc commun en Automatique



Fig. 2 : Carte supportant un sous-système

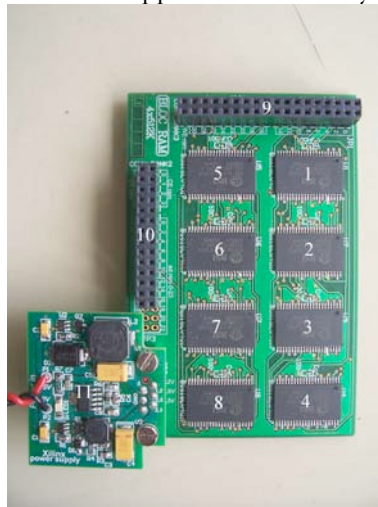


Fig. 3 : Carte supportant la mémoire RAM (et/ou SRAM)

Les blocs sont interfacés par des bus (données 32bits, adresses 26bits, contrôle 11bits), eux-mêmes instrumentés vis-à-vis de la consommation énergétique au niveau des drivers de bus. Les lignes d'adresse sont d'ailleurs reconfigurables. La figure 4 illustre une combinaison de cartes pour construire un système embarqué minimal (processeur micro-blaze, 1Go de Flash programme (!), 4Mo de mémoire SRAM 32bits, une carte périphérique particulière).



Fig. 4 : Exemple de « composition »

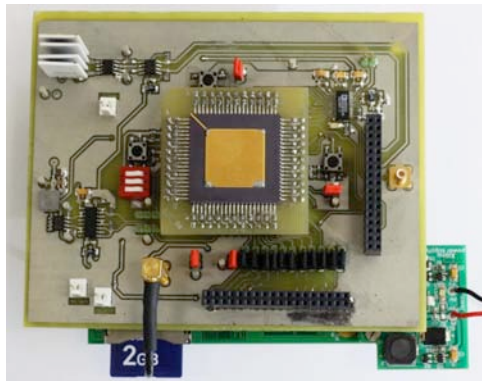


Fig. 5 : Carte « périphérique » particulière

La figure 5 illustre une carte récemment développée pour le test d'un ASIC de commande digitale. Ce périphérique est prévu en lien avec un DSP de traitement multimédia. Le test est mis en œuvre avec une combinaison de système embarqué minimal. Les bus sont physiquement propagés, ce qui permet de compléter le système embarqué au gré des besoins.

L'ASIC de commande digitale sert un régulateur de tension découplant l'énergie de la batterie à 200MHz (bas gauche, figure 5). En tant que telle, cette carte ASIC servira à des travaux dirigés de tronc commun d'école d'ingénieur, en Automatique.

Une formation lyonnaise à propos du logiciel embarqué s'est appropriée le principe de la plateforme. Elle propose aux étudiants une vision couplée entre les ressources logicielles et la consommation des routines logicielles vis-à-vis d'un applicatif donné.

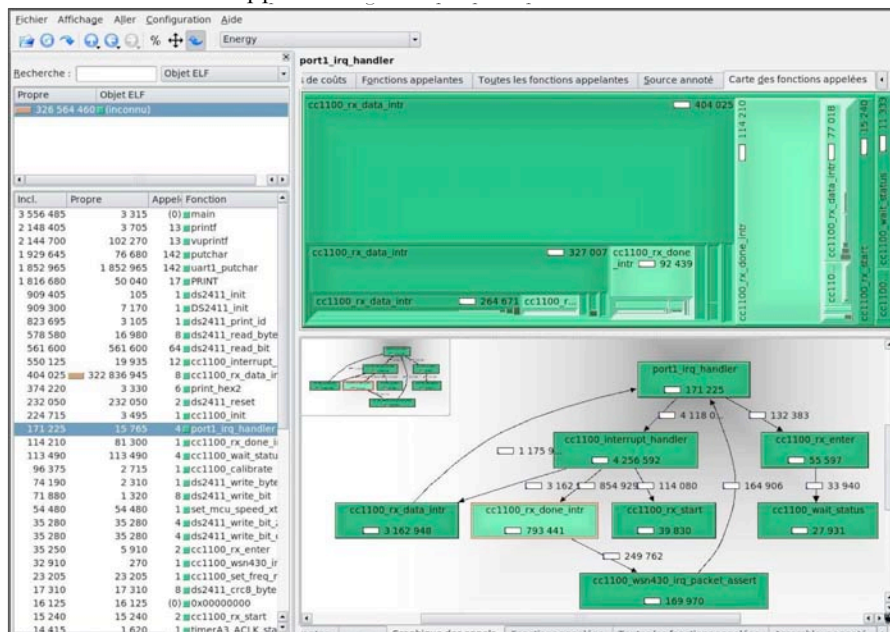


Fig. 6 : Ecran d'une mise en relation entre activité logicielle et consommation d'énergie.

Une autre formation relative à l'enseignement d'architectures digitales a testé l'implémentation d'une stratégie de DVS (figure 7).



Fig. 7 : Exemple de mesure (de tension) lors de l'expérimentation de stratégie DVS pour la gestion d'énergie.

L'avenir de cette plateforme « maison » est son utilisation par les autres formations initialement intéressées. Le coût est minimal et la flexibilité très grande. La Région Rhône-Alpes soutient le projet du déploiement d'une telle plateforme avec un accès libre par internet.